

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-133216

(43)Date of publication of application : 22.05.1998

(51)Int.Cl.

G02F 1/1343

G02F 1/1333

G02F 1/136

(21)Application number : 08-291899

(71)Applicant : HITACHI LTD

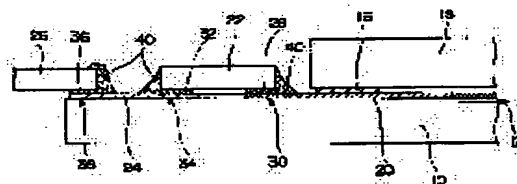
(22)Date of filing : 01.11.1996

(72)Inventor : KIZAWA KENICHI  
ONO KIKUO  
KANEKO TOSHITERU  
CHIYABARA KENICHI  
NAKAJIMA KATSUNORI  
NISHIMURA ETSUKO  
SATO TAKESHI  
MINEMURA TETSUO

## (54) ACTIVE MATRIX TYPE LIQUID CRYSTAL DISPLAY DEVICE

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To lower the contact resistance in the junctures between elements and elements associated with the transmission of signals.  
**SOLUTION:** Drain wirings 20 on a transparent insulative substrate 10 are connected via anisotropic conductive films 28 to driving circuit chips 22 and these driving circuit chips 22 are connected via these anisotropic conductive films 28 to terminal wirings 24. These terminal wirings 24 are connected via anisotropic conductive films 36 to FPCs(flexible printed cables) 26. Alloy films composed of at least one elements selected from Nb, Mo, Ta and W and Cr are used for the drain wirings 20 and the terminal wirings 24.



### LEGAL STATUS

[Date of request for examination] 07.10.2002

[Date of sending the examiner's decision of rejection] 14.06.2005

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-133216

(43)公開日 平成10年(1998) 5月22日

(51)Int.Cl.<sup>8</sup>  
G 0 2 F 1/1343  
1/1333  
1/136

識別記号  
5 0 5

F I  
G 0 2 F 1/1343  
1/1333  
1/136

審査請求 未請求 請求項の数7 O L (全 12 頁)

(21)出願番号 特願平8-291899  
(22)出願日 平成8年(1996)11月1日

(71)出願人 000005108  
株式会社日立製作所  
東京都千代田区神田駿河台四丁目6番地  
(72)発明者 鬼沢 賢一  
茨城県日立市大みか町七丁目1番1号 株  
式会社日立製作所日立研究所内  
(72)発明者 小野 記久雄  
千葉県茂原市早野3300番地 株式会社日立  
製作所電子デバイス事業部内  
(72)発明者 金子 寿輝  
千葉県茂原市早野3300番地 株式会社日立  
製作所電子デバイス事業部内  
(74)代理人 弁理士 鶴沼 辰之

最終頁に続く

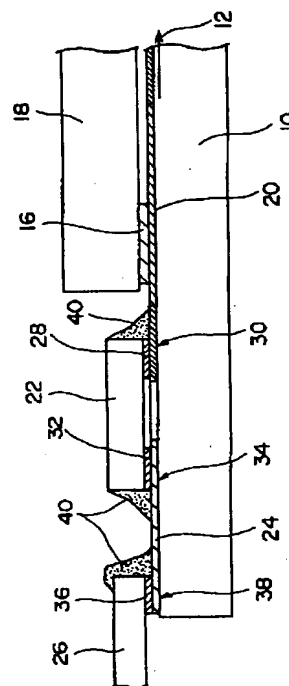
(54)【発明の名称】 アクティブマトリクス型液晶表示装置

(57)【要約】

【課題】 信号の伝送に関連する要素と要素との接続部の  
のコンタクト抵抗を下げること。

【解決手段】 透明絶縁基板10上のドレン配線20を  
異方性導電膜28を介して駆動回路チップ22に接続  
し、駆動回路チップ22を異方性導電膜32を介して端  
子配線24に接続し、端子配線24を異方性導電膜36  
を介してFPC26に接続する。ドレン配線20と端子  
配線24の材料として、Nb、Mo、Ta、Wの中から  
選んだ少なくとも一つの元素とCrとの合金膜を用い  
る。

10:透明絶縁基板  
12:表示領域  
16:シール剤  
18:カラーフィルタ基板  
20:ドレン配線  
22:駆動回路チップ  
24:端子配線  
26:FPC  
28:異方性導電膜  
30:パッド部  
32:異方性導電膜  
34:パッド部  
36:異方性導電膜  
38:パッド部



## 【特許請求の範囲】

【請求項1】 複数の画素を構成する液晶を含む液晶層と、液晶層を間にして相対向して配置されて少なくとも一方が透明な一对の基板と、走査パルスが発生する走査パルス発生手段と、画像データを発生する画像データ発生手段と、一对の基板の一方の基板に分散して配置されて走査パルス発生手段に接続された複数の走査線と、複数の走査線とマトリクス状に交差するように配置されて画像データ発生手段に接続された複数のデータ信号線とを備えているとともに、複数の走査線と複数のデータ信号線とにより囲まれた複数の表示領域に、一对の基板のうち一方の基板側に配置された透明画素電極と、液晶層を間にして透明画素電極と相対向して配置されて液晶駆動電圧が印加される対向電極と、走査線とデータ信号線および透明画素電極に接続された画素駆動用半導体能動素子と、各走査線と各データ信号線および画素駆動用半導体能動素子をそれぞれ被覆する絶縁膜とを備えており、前記走査線と前記データ信号線に関連する信号伝送路を構成する要素と要素との接続部のうち少なくとも一方の要素の材料は、Nb、Mo、Ta、Wの中から選んだ少なくとも一つの元素とCrとの合金であり、走査線と走査パルス発生手段とは絶縁膜に形成された第1の開口部を介して接続され、データ信号線と画像データ発生手段とは絶縁膜に形成された第2の開口部を介して接続され、第1の開口部には走査パルス発生手段に接続された多結晶薄膜が挿入され、第2の開口部には画像データ発生手段に接続された多結晶薄膜が挿入され、前記多結晶薄膜は、酸化インジウムを主体として酸化すずが添加された酸化インジウムすずで構成され、比抵抗が $6 \times 10^{-4} \Omega \text{cm}$ 以下であるアクティブマトリクス型液晶表示装置。

【請求項2】 複数の画素を構成する液晶を含む液晶層と、液晶層を間にして相対向して配置されて少なくとも一方が透明な一对の基板と、走査パルスが発生する走査パルス発生手段と、画像データを発生する画像データ発生手段と、一对の基板の一方の基板に分散して配置されて走査パルス発生手段に接続された複数の走査線と、複数の走査線とマトリクス状に交差するように配置されて画像データ発生手段に接続された複数のデータ信号線とを備えているとともに、複数の走査線と複数のデータ信号線とにより囲まれた複数の表示領域に、一对の基板のうち一方の基板側に配置された透明画素電極と、液晶層を間にして透明画素電極と相対向して配置されて液晶駆動電圧が印加される対向電極と、走査線とデータ信号線および透明画素電極に接続された

画素駆動用半導体能動素子と、各走査線と各データ信号線および画素駆動用半導体能動素子をそれぞれ被覆する絶縁膜とを備えており、

- 前記走査線と、前記データ信号線および前記画素駆動用半導体能動素子の電極を構成するもののうち少なくとも一つの材料は、Nb、Mo、Ta、Wの中から選んだ少なくとも一つの元素とCrとの合金であり、走査線と走査パルス発生手段とは絶縁膜に形成された第1の開口部を介して接続され、データ信号線と画像データ発生手段とは絶縁膜に形成された第2の開口部を介して接続され、画素駆動用半導体能動素子の電極と透明画素電極とは第3の開口部を介して接続され、第1の開口部には走査パルス発生手段に接続された多結晶薄膜が挿入され、第2の開口部には画像データ発生手段に接続された多結晶薄膜が挿入され、第3の開口部には透明画素電極に接続された多結晶薄膜が挿入されており、前記多結晶薄膜は、酸化インジウムを主体として酸化すずが添加された酸化インジウムすずで構成され、比抵抗が $6 \times 10^{-4} \Omega \text{cm}$ 以下であるアクティブマトリクス型液晶表示装置。

- 【請求項3】 走査線と走査パルス発生手段とは走査線に沿って形成された複数の第1の開口部を介して形成され、データ信号線と画像データ発生手段とはデータ信号線に沿って形成された複数の第2の開口部を介して接続されている請求項1または2記載のアクティブマトリクス型液晶表示装置。

- 【請求項4】 第1の開口部と第2の開口部における多結晶薄膜と合金との比コンタクト抵抗は $1 \times 10^{-4} \Omega \mu \text{m}^2$ 以下である請求項1、2または3記載のアクティブマトリクス型液晶表示装置。

- 【請求項5】 第1の開口部と第2の開口部および第3の開口部における多結晶薄膜と合金との比コンタクト抵抗は $1 \times 10^{-4} \Omega \mu \text{m}^2$ 以下である請求項2記載のアクティブマトリクス型液晶表示装置。

- 【請求項6】 Crとの合金膜を形成する元素の組成は20から80重量%である請求項1、2、3、4または5記載のアクティブマトリクス型液晶表示装置。

- 【請求項7】 走査パルス発生手段に属する線として表示領域外の基板上に配置されて走査パルスを伝送する走査パルス伝送用配線と他の部材とは異方性導電膜を介して接続され、画像データ発生手段に属する線として表示領域外の基板上に配置されて画像データを伝送する画像データ伝送用配線は他の部材と異方性導電膜を介して接続されており、走査パルス伝送用配線の他の部材との接続面および画像データ伝送用配線の他の部材との接続面には多結晶薄膜が形成され、この多結晶薄膜は、酸化インジウムを主体として酸化すずが添加された酸化インジウムすずで構成され、比抵抗が $6 \times 10^{-4} \Omega \text{cm}$ 以下である請求項1、2、3、4、5または6記載のアクティブマトリクス型液晶表示装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、液晶表示装置に係り、特に、薄膜トランジスタ（TFT）を用いたアクティブマトリクス型液晶表示装置に関する。

## 【0002】

【従来の技術】アクティブマトリクス型液晶表示装置には半導体能動素子（スイッチング素子）として、TFT（Thin Film Transistor）が用いられている。このTFTの構造は、一般に逆スタガ構造が採用されており、基板上にゲート電極が形成され、その上に信号線や他の電極が形成されるようになってい10 る。具体的には、透明絶縁基板上に走査信号線（ゲートライン、ゲート電極と同一）その上部にゲート絶縁膜、このゲート絶縁膜上部に半導体層、半導体層上にドレン電極（データライン）およびソース電極が形成されており、ソース電極には透明な画素電極が接続されている。そしてドレン電極（データライン）には映像信号電圧が供給されるようになっている。このようなTFT構造を採用したものとしては、例えば特開平2-48639号公報が知られている。

【0003】一方、液晶表示装置の基板周辺部に駆動回路等を実装するに際しては、TCP（Tape Carrier Package）とCOG（Chip On Glass）の2種類の実装方式が採用されている。これらの方式の内、従来TCP方式が多く採用されていたが、近年、低コスト化、ファインピッチ化等の点で優位性が見込まれるCOG方式に移行しつつある。

【0004】COG方式では、駆動回路チップの入力側端子と基板との接続、駆動回路チップの出力側端子と基板との接続および基板と外部回路に接続されたFPC（Flexible Printed Cable）との接続の計3種類の接続がある。そして各接続部には異方性導電膜ACF（Anisotropic Conductive Film）が挿入され、異方性導電膜を介して接続されるようになっている。この場合、接続の信頼性を確保するために、基板側の配線材料には酸化インジウムを主体として酸化ずすが添加された酸化インジウムずす（ITO）膜が用いられている。

## 【0005】

【発明が解決しようとする課題】TFTを用いた液晶表示装置はアクティブ駆動が可能のため、表示品質が高いという特徴を備えている。しかし、基板上にTFTを形成する工程が複雑であり、少なくとも6回以上のホトリソグラフィ工程を必要とする。その理由は、TFTを構成する基本要素（膜）が、走査信号線（ゲートライン）、ゲート絶縁膜、半導体層、ドレン電極（データライン、通常ソース電極と同一）、透明画素電極および保護性絶縁膜の6種があり、それぞれの膜をホトリソグラフィでパターンニングするためである。さらにいずれの膜

も厚さが数百nmであり、且つパターンニングされた配線の幅は10μmのオーダーと微細であるため、製造工程中に異物が混入したり、下地段差乗り越え部における配線（特に、データラインおよび透明画素電極）に切断等が起こりやすく、ホトリソグラフィ工程でパターンが精密に転写されないと電極配線間に短絡が生じる。さらに、10 工程中に表面汚染が加わると、ソース電極と透明画素電極との間、基板周辺の端子部におけるゲートライン、データラインと透明画素電極との間の電気的コンタクト抵抗が著しく増大する。これらの現象が発生すると、液晶表示装置としての表示欠陥を引き起こすことになる。すなわち、基板の歩留まりが低下し、製造コストの増加を招く。

【0006】歩留まりを向上させる一つの方法として、従来技術では、TFTのソース電極およびドレン電極上に層間絶縁膜（保護性絶縁膜）を設け、この層間絶縁膜中に設けられた開口部を介してソース電極およびドレン電極と画素電極とを接続する構造が提案されている。この構造によれば、ソース電極およびドレン電極と透明画素電極とが同一平面上にある場合に生じやすい両電極間の短絡を防止することができる。

【0007】しかし、従来技術では、液晶表示装置の基板上に駆動回路やTFTを実装する際に、電気信号が流れる伝送路を構成する各要素の接続部のコンタクト抵抗を低くすることについて十分配慮されておらず、特に端子接続部の歩留まりが低いという問題点がある。すなわち、従来技術では、駆動回路チップとドレン配線とを接続するに際して、ドレン配線をCrで構成し、駆動回路チップ側にITO膜を配置し、両者をほぼ全面に渡って接触させ、接触面積を大きくしてコンタクト抵抗を小さくするようにしている。一方、表示パネルの表示領域以外の領域（額縁）の面積を小さくすることが要求されている。この要求に対処するために、コンタクト部の面積を小さくすると、ITOとCrとの比コンタクト抵抗（単位面積当たりのコンタクト抵抗）が高いために、コンタクト抵抗を小さくできなくなる。またコンタクト部分が增大すると、封止樹脂中のピンホール等の欠陥を通して水分が浸入し、且つ接合部の劣化を招きやすくなる。

40 【0008】本発明の目的は、信号の伝送路を形成する要素と要素との接続部のコンタクト抵抗を低くすることができるアクティブマトリクス型液晶表示装置を提供することにある。

## 【0009】

【課題を解決するための手段】前記目的を達成するために、本発明は、複数の画素を構成する液晶を含む液晶層と、液晶層を間にして相対向して配置されて少なくとも一方が透明な一対の基板と、走査パルスが発生する走査パルス発生手段と、画像データが発生する画像データ発生手段と、一対の基板の一方の基板に分散して配置され

て走査パルス発生手段に接続された複数の走査線と、複数の走査線とマトリクス状に交差するように配置されて画像データ発生手段に接続された複数のデータ信号線とを備えているとともに、複数の走査線と複数のデータ信号線とにより囲まれた複数の表示領域に、一対の基板のうち一方の基板側に配置された透明画素電極と、液晶層を間にして透明画素電極と相対向して配置されて液晶駆動電圧が印加される対向電極と、走査線とデータ信号線および透明画素電極に接続された画素駆動用半導体能動素子と、各走査線と各データ信号線および画素駆動用半導体能動素子をそれぞれ被覆する絶縁膜とを備えており、前記走査線と前記データ信号線に関連する信号伝送路を構成する要素と要素との接続部のうち少なくとも一方の要素の材料は、Nb、Mo、Ta、Wの中から選んだ少なくとも一つの元素とCrとの合金であり、走査線と走査パルス発生手段とは絶縁膜に形成された第1の開口部を介して接続され、データ信号線と画像データ発生手段とは絶縁膜に形成された第2の開口部を介して接続され、第1の開口部には走査パルス発生手段に接続された多結晶薄膜が挿入され、第2の開口部には画像データ発生手段に接続された多結晶薄膜が挿入され、前記多結晶薄膜は、酸化インジウムを主体として酸化すずが添加された酸化インジウムすずで構成され、比抵抗が $6 \times 10^{-4} \Omega \text{cm}$ 以下であるアクティブマトリクス型液晶表示装置を構成したものである。

【0010】また、本発明は、複数の画素を構成する液晶を含む液晶層と、液晶層を間にして相対向して配置されて少なくとも一方が透明な一対の基板と、走査パルスを発生する走査パルス発生手段と、画像データを発生する画像データ発生手段と、一対の基板の一方の基板に分散して配置されて走査パルス発生手段に接続された複数の走査線と、複数の走査線とマトリクス状に交差するように配置されて画像データ発生手段に接続された複数のデータ信号線とを備えているとともに、複数の走査線と複数のデータ信号線とにより囲まれた複数の表示領域に、一対の基板のうち一方の基板側に配置された透明画素電極と、液晶層を間にして透明画素電極と相対向して配置されて液晶駆動電圧が印加される対向電極と、走査線とデータ信号線および透明画素電極に接続された画素駆動用半導体能動素子と、各走査線と各データ信号線および画素駆動用半導体能動素子をそれぞれ被覆する絶縁膜とを備えており、前記走査線と、前記データ信号線および前記画素駆動用半導体能動素子の電極を構成するもののうち少なくとも一つの材料は、Nb、Mo、Ta、Wの中から選んだ少なくとも一つの元素とCrとの合金であり、走査線と走査パルス発生手段とは絶縁膜に形成された第1の開口部を介して接続され、データ信号線と画像データ発生手段とは絶縁膜に形成された第2の開口部を介して接続され、画素駆動用半導体能動素子の電極と透明画素電極とは第3の開口部を介して接続され、第

1の開口部には走査パルス発生手段に接続された多結晶薄膜が挿入され、第2の開口部には画像データ発生手段に接続された多結晶薄膜が挿入され、第3の開口部には透明画素電極に接続された多結晶薄膜が挿入されており、前記多結晶薄膜は、酸化インジウムを主体として酸化すずが添加された酸化インジウムすずで構成され、比抵抗が $6 \times 10^{-4} \Omega \text{cm}$ 以下であるアクティブマトリクス型液晶表示装置を構成したものである。

【0011】前記各液晶表示装置を構成するに際しては、以下の要素を付加することができる。

【0012】(1) Crとの合金膜を形成する元素の組成は20から80重量%である。

【0013】(2) 走査線と走査パルス発生手段とは走査線に沿って形成された複数の第1の開口部を介して形成され、データ信号線と画像データ発生手段とはデータ信号線に沿って形成された複数の第2の開口部を介して接続されている。

【0014】(3) 第1の開口部と第2の開口部および第3開口部における多結晶薄膜と合金との比コンタクト抵抗は $1 \times 10^{-4} \Omega \mu \text{m}^2$ 以下である。

【0015】(4) 走査パルス発生手段に属する線として表示領域外の基板上に配置されて走査パルスを伝送する走査パルス伝送用配線と他の部材とは異方性導電膜を介して接続され、画像データ発生手段に属する線として表示領域外の基板上に配置されて画像データを伝送する画像データ伝送用配線は他の部材と異方性導電膜を介して接続されており、走査パルス伝送用配線の他の部材との接続面および画像データ伝送用配線の他の部材との接続面には多結晶薄膜が形成され、この多結晶薄膜は、酸化インジウムを主体として酸化すずが添加された酸化インジウムすずで構成され、比抵抗が $6 \times 10^{-4} \Omega \text{cm}$ 以下である。

【0016】前記した手段によれば、信号伝送路を構成する要素と要素との接続部のうち一方の要素は、Nb、Mo、Ta、Wの中から選んだ少なくとも一つの元素とCrとの合金で構成されているため、接続部のコンタクト抵抗を小さくすることができ、回路素子の実装面積を狭くしても、歩留まりの向上を図ることができる。

【0017】

【発明の実施の形態】以下、本発明の一実施形態を図面に基ついて説明する。

【0018】(実施形態1) 図1は本発明の第1実施形態を示すアクティブマトリクス型液晶表示装置のドレン端子部の断面図である。図1において、透明絶縁基板10は表示パネルの一構成要素としてほぼ平板上に形成されており、この透明絶縁基板10の中央部には表示領域12が形成され、端部周辺部にはドレン端子部14が形成されている。透明絶縁基板10の表示領域12上にはシール剤16を介してカラーフィルタ基板18が装着されており、透明絶縁基板10上にはデータ信号線として

のドレン配線20が複数分散して実装されている。そして各ドレン配線20とマトリクス状に交差するように複数の走査線(図示省略)が絶縁層を介して実装されており、各ドレン配線20と信号線とで囲まれた複数の表示領域には画素に対応して、透明画素電極、対向電極、画素駆動用半導体能動素子としてのTFT(薄膜トランジスタ)等が実装されている。さらに基板10とカラー基板18との間には画素を形成する液晶を含む液晶層が形成されている。

【0019】一方、ドレン端子部14には、COG方式10により、駆動回路チップ22、端子配線24、FPC(Flexible Printed Cable)26が実装されている。駆動回路チップ20にはシフトレジスタ等の回路素子を備え、画像データを発生する画像データ発生手段の1要素として構成されている。そして駆動回路チップ22の底部両側に金製のバンパが形成されており、一方のバンパが異方性導電膜(ACF)28を介してドレン配線20のパッド部30に接続され、他方のバンパが異方性導電膜32を介して端子配線24のパッド部34に接続されている。異方性導電膜28、32中にはニッケルと金がこの順にメッキされたプラスチック粒子が分散しており、金のバンパとパッド部30、34間に圧力および熱を加えると粒子がつぶれ、金のバンパとパッド部30、34とが電氣的に接続されるようになっている。すなわち異方性導電膜28、32は垂直方向には導電性を示し、水平方向には絶縁性を示すようになっている。FPC26は外部の電源やタイミング回路に接続されており、FPC26は底部に形成された銅の配線パターンが異方性導電膜28を介して端子配線24のパッド部38に接続されている。そしてパッド部34、38の周囲には封止樹脂40が塗布されて外気から遮断されている。

【0020】パッド部30は、図2に示すように、酸化インジウムスズ膜(以下、ITO膜と称する)42、保護膜44を備えており、ドレン配線20を被覆する保護膜42の端部に形成された開口部45を介してITO膜42とドレン配線20とが接続されている。ドレン配線20は、後述するように、CrとMoとの合金で形成されており、この合金によるドレン配線20とITO膜42とを接続することで、信号伝送路を構成する要素と要素との接続部のコンタクト抵抗を小さくすることができる。このITO膜42の端部は異方性導電膜28を介して駆動回路チップ22のバンパに接続される。またITO膜42は、図3に示すように、TFT素子とともに形成される透明画素電極46と同一の材料で同一の工程で形成されるようになっている。TFT素子は透明絶縁基板10上に形成されたゲート電極48、ドレン電極50、ソース電極52を備えており、ゲート電極48上にゲート絶縁膜54が形成され、ゲート絶縁膜54上にアモルファスシリコン(a-Si)半導体層56が形成さ

れている。アモルファスシリコン半導体層56上にはアモルファスシリコンに燐(P)を高濃度にドーピングした $n^+ \cdot a-Si$ 層58が形成されており、アモルファスシリコン半導体層56が $n^+ \cdot a-Si$ 層58を介してドレン電極50とソース電極52に接合されている。またドレン電極50とソース電極52は保護膜44で分離されており、ソース電極52は、保護膜44に形成された開口部60を介して透明画素電極46と接続されている。そしてゲート電極48に印加される走査パルス信号によってTFTが動作すると、ドレン電極50に供給される画像データによるパルス信号が透明画素電極46に印加され、液晶に電界が印加されるようになっていく。そして液晶に電界が印加されることによって画素部分の透過率が変化し、画像データにしたがった画像が表示されるようになっている。

【0021】一方、端子配線24のパッド部34、38は、図4に示すように、FPC26からタイミング信号等の高周波信号が入力されるため、二重構造が採用されている。すなわち、端子配線24は、ドレン配線20と同一の材料および同一の工程で形成される合金膜62と、透明画素電極46と同一の工程で形成されるITO膜42とから構成されている。合金膜62はCrとMoとの合金で透明絶縁基板10上に形成されており、この合金膜62は保護膜44で被覆されている。そして合金膜62両側の保護膜44には開口部64、66が形成されており、開口部64、66には保護膜44上に積層されたITO膜42の一部が挿入され、ITO膜42と合金膜62とが開口部64、66で接合されている。開口部64におけるITO膜42は異方性導電膜28を介して駆動回路チップ22の金のバンパに接続され、開口部66におけるITO膜42は異方性導電膜36を介してFPC26の配線パターンに接続されている。合金膜62はCrとMoとの合金で構成されているため、合金膜62とITO膜42との接合部におけるコンタクト抵抗を小さくすることができる。さらに合金膜62は開口部64、66を介してのみITO膜42と接合され、それ以外の部分は保護膜44で覆われているため、端子配線24周囲を封止樹脂で塗布することで水分の浸入を2重に防止することができる。また合金膜62の端部が保護膜44で被覆され、ITO膜42とは開口部64、66を介してのみ接合されているため、水分が原因となって合金膜62とITO膜42との間に電池反応(腐食)が生じて、コンタクト抵抗が高くなったり、端子配線24が破断したりするのを防止することができ、信頼性を高めることができる。

【0022】本実施形態によれば、ドレン配線20を、CrとMoとの合金で形成し、ドレン配線20とITO膜42とを接続するようにしたので、画像データを伝送する信号伝送路のうちドレン配線20とITO膜42との接続部のコンタクト抵抗を小さくすることができる。

【0023】前記実施形態においては、画像データを伝送する信号伝送路を構成する要素と要素との接合部について述べたが、走査パルス発生手段からの走査パルスを伝送する伝送路を構成する要素と要素との接合部についても前記実施形態と同様な構造を採用することができる。この場合にも接続部のコンタクト抵抗を低くすることができる。

【0024】（実施形態2）次に、ドレン配線20と端子配線24を構成する膜の作成方法について説明する。

【0025】まず、従来型のDCマグネトロンスパッタ装置を用いたドレン配線20、端子配線24を堆積し、膜特性を評価したところ、ゲート配線およびドレン配線として広く用いられているCr膜に比べて、CrにMoを添加した合金では、膜の比抵抗と膜応力が大幅に低減できることが分かった。ついで、CrにMoを添加した合金とITOとのコンタクト特性を評価したところ、このコンタクト特性は、Cr膜とITOとのコンタクト特性に比べて特性が大きく向上することが見いだされた。

【0026】次に、これらの知見に基づいて、最近TF T用の量産ラインで広く稼動するようになった枚葉式DCマグネトロンスパッタ装置を用い、Cr-Mo合金膜を量産品と同一サイズの無アルカリボロシリケートガラス(370mm×470mm×0.7mm(厚さ)上に形成した。Cr-Mo合金ターゲットのMo組成は50wt(重量)%とした。このターゲットは、50wt% CrとMo粉末とを混合した後、缶に封入し、HIP(Hot Isostatic Press)法で固形化し、機械加工で260mm×243mm×6mmの大きさに成形し、これら6枚を銅製バックングプレート上に張り合わせたものである。またスパッタ装置のパワーは9.6kw、アルゴンガスの圧力は0.4PaでCr-Mo合金膜を堆積し、膜厚を200nmとした。さらに、4端針法でシート抵抗を測定し、触針式プロファイラを用いて膜厚を測定し、これらの測定値を用いて比抵抗を求めた。またSiウエハ上に膜を作成し、ウエハの反り量を求め、膜応力を計算した。得られて結果を次の表1に示す。

【0027】

【表1】

基板温度 (℃)	比抵抗 ( $\mu\Omega\text{cm}$ )	膜応力 (MPa)
25	21	600
130	19	400
200	18	0

【0028】なお、Cr-Mo合金膜の結果(表1)との比較のため、従来用いられた100%Cr膜について同様な実験を行なったところ、次の表2に示すような結果が得られた。

【0029】

【表2】

基板温度 (℃)	比抵抗 ( $\mu\Omega\text{cm}$ )	膜応力 (MPa)
25	22	1100
130	21	1000
200	19	900

【0030】表1から、Cr-Mo合金膜を用いたときには、基板温度の上昇に伴って比抵抗、膜応力がともに減少し、基板温度200℃(TF Tの生成工程における温度に相当)では膜応力がほぼ0になることが分かる。また表2に示すCr膜との結果と比較しても、比抵抗が低く、膜応力が格段に小さいことが分かる。また基板温度130℃の場合についてさらに検討を進めた結果、Cr膜では特性向上は成されなかったが、Cr-Mo合金膜の場合には、スパッタパワーおよび圧力の最適化により比抵抗18 $\mu\Omega\text{cm}$ 、膜応力180MPaまで低減することができた。

【0031】次に、得られた膜の構造を観察するために、基板温度を200℃として、Cr-Mo合金膜とCr膜を走査型電子顕微鏡(SEM)で観察した。この結果、Cr-Mo合金膜では50~100nmの大きさのサブグレインからなる粒径約500nmの大きなドメイン構造が認められた。このドメイン構造は一つ一つが結晶粒1個として振る舞うと考えられる。また膜の断面を観察した結果、結晶粒界がはっきりとは認められず、大きな結晶粒が緻密に充填していることが分かる。さらに膜の切断面がひきちぎられるようになっており、膜がやわらかく、換言すれば、延性に優れていることが分かった。これに対して、Cr膜では、結晶粒径は50nm以下と小さく、断面の観察から結晶粒界がはっきりと認められた。したがって、Cr膜では小さな結晶粒が比較的粗に充填されており、延性も小さいと判断できる。

【0032】（実施形態3）次に、実施形態2で作成したCr-50wt%Mo合金膜のパターニング特性について説明する。

【0033】まず、ホトリソグラフィ工程でレジストの配線パターンを形成後、Cr用のエッチング液である硝酸第2セリウムアンモニウム15%水溶液を用いてエッチング加工した。このエッチングにはシャワー方式の装置を用いた。

【0034】次に、形成したCr-Mo合金膜パターンの断面を走査型電子顕微鏡で観察した。この結果、Cr膜ではパターン面がほぼ垂直で立っているのに対して、Cr-Mo合金膜ではテーパー状になっており、このテーパーの角度は約50度であることが分かった。さらに、詳細にこのテーパー角と作成プロセス条件の関係を調べたところ、テーパーは、ホトリソのベーク条件とシャ



ワーエッチングの噴出圧力に依存することが分かり、これらを適切に調節することによって、パターン端部に再現性よくテーバを付与することが実証された。なお、Cr膜の場合には、テーバがうまく形成できない理由は、Cr膜とレジストとの密着性が強すぎ、両者の界面にエッチング面が浸透しにくいと考えられる。Cr-Mo合金膜におけるテーバは、エッチング液が膜とレジストとの間に浸入し、横方向（膜厚と直角方向）へも等方にエッチングが進行することによって達成される。

【0035】（実施形態4）次に、Cr膜とITO膜とのコンタクト特性およびCr-Mo合金膜とITO膜とのコンタクト特性について説明する。

【0036】まず、よく洗浄したガラス基板上にCr膜とCr-(50WT%)Mo合金膜を枚葉式DCマグネトロンスパッタ法で堆積する。このとき基板温度を200℃、膜厚を200nmとした。この膜をホトリソグラフィによって多数の配線パターンに加工し、線幅を30μmとし、先端部には測定用端針を立てるためのパッドを形成した。Cr膜とCr-(50wt%)Mo合金膜とも硝酸第2セリウムアンモニウム水溶液を用いたウェットエッチング法によって加工した。そしてレジストを剥離した後、メタル配線パターン上に層間絶縁膜のSiN膜をプラズマCVD法によって形成した。このとき基板温度を300℃、膜厚を350nmとした。次に、ホトリソグラフィによって、メタル配線上のSiN膜にスルーホールパターンを形成した。SiN膜のスルーホールはCF<sub>4</sub>とO<sub>2</sub>の混合ガスを用いたドライエッチング法によって加工した。次にレジストを剥離した後、ITO膜をDCマグネトロンスパッタ法（本工程では従来型のインライン式を利用）で堆積した。

【0037】次に、基板温度を200℃とし、スパッタガスにArとO<sub>2</sub>の混合ガスを用いた場合と、基板温度を室温とし、スパッタガスにArとH<sub>2</sub>Oの混合ガスを用いた場合の2種類について検討した。前者の場合は、堆積した状態で多結晶のITO膜（以下、p-ITOと称する）、後者の場合には、堆積した状態では非晶質（アモルファス）のITO膜（以下a-ITOと称する）になっている。非晶質の場合には、後の工程で最高240℃程度の熱が加わるため、結晶化して最終的には多結晶となる。また膜厚はどちらの場合にも140nmとした。続いて、ホトリソグラフィによって、ITO膜をパターンニングし、SiN膜のスルーホールを介してメタル配線膜と十字上に交差するコンタクト抵抗の評価パターンを作成した。そしてCrからITOに対して電流を流し、4端針法によって、Cr膜とITO膜とのコンタクト部と、Cr-Mo合金膜とITO膜とのコンタクト部における電圧降下Vをそれぞれ測定し、この測定結果から比コンタクト抵抗を求めた。この結果を次の表3に示す。

【0038】

【表3】

(単位: $\Omega \mu m^2$ )	Cr-Mo	Cr
p-ITO	$< 1 \times 10^3$	$2 \times 10^5$
a-ITO	$5 \times 10^4$	$> 5 \times 10^6$

【0039】表3から、メタル膜としてCr-Mo合金膜を用いた場合には、ITOが多結晶、非晶質によらず比コンタクト抵抗がCrの場合よりも低いことが分かる。後述するが、パッド部30、34、38におけるコンタクト部では比コンタクト抵抗が $1 \times 10^3 \Omega \mu m^2$ 以下である必要が分かった。したがって、Cr膜の場合には、コンタクト特性が不十分であることが分かる。

【0040】なお、上述した比コンタクト抵抗は、ITO膜自身の抵抗値に依存することが分かった。すなわちITO膜の比抵抗が $6 \times 10^{-4} \Omega cm$ より大きい場合は、Cr-Mo合金膜でも、比コンタクト抵抗値を $1 \times 10^3 \Omega \mu m^2$ 以下にできない。しかも、ITO膜の比抵抗はITO膜のスパッタ条件によって変化し、例えば、p-ITOの場合は、O<sub>2</sub>の添加量が多過ぎると上昇し、a-ITOの場合にはH<sub>2</sub>Oの添加量が多すぎると上昇する。そしてH<sub>2</sub>Oの添加量はArに対して2%以下であれば、比コンタクト抵抗を $1 \times 10^3 \Omega \mu m^2$ 以下にすることができる。

【0041】（実施形態5）前述した実施形態で確立した技術を用いて液晶表示装置（TFT-LCD）を作成したときの表示部の構成について説明する。

【0042】図5は液晶表示装置の表示部の一つの画素の平面図である。なお、作成したデバイスのTFT部の構造は図3と同様であり、ドレン端子部は図2および図4に示す構造と同様である。図5において、ドレン配線20とゲート配線68で囲まれた表示領域には画素電極46が形成されているとともにTFTが形成されている。TFTの内ソース電極52と画素電極46とは保護膜44に開口されたコンタクトホールCN1を介して電気的に接続されている。このような構造を採用することにより、次のような効果が得られる。

【0043】（1）ドレン配線20と画素電極46とを異層化しているため、両者の間で短絡の生じる確率を著しく減少させることができ、それに基づく不良を防止することができる。

【0044】（2）ゲート電極48、68を用いて遮光膜70を構成し、しかも画素電極46をこの上にかぶせるように形成することにより、ドレン配線20と画素電極46間からの光漏れをなくすることができる。したがって、透明絶縁基板10と対向するカラーフィルタ基板18に形成しているブラックマトリクスを省略できる。このことは透明絶縁基板10とカラーフィルタ基板18とのアライメントずれを抑制でき、ひいては画素部の開口

率の向上が可能となる。

【0045】(3)(2)と同様な理由から、画素電極46とゲート配線68とを平面的に重ねることによって、付加容量Caddを形成できる(他方はゲート配線68とソース電極62との重なりによる寄生容量Cgsとなる)。このため、この部分からの光漏れをなくすことができ、開口率の向上が図れる。

【0046】(4)ドレン配線20と画素電極46間は、図3に示すように、ゲート絶縁膜54とゲート絶縁膜54/保護膜44の積層絶縁膜とが遮光膜70を介して容量結合することになるので、両電極間の寄生容量を低減できる。

【0047】本実施形態における構造を採用したときのホトマスク数は、(1)ゲート電極、(2)n+・a-Si層58/アモルファスシリコン半導体層56、

(3)ゲート絶縁膜54、(4)ソース電極52・ドレン電極50、(5)保護膜44(電極端子、画素電極部にスルーホール形成)、(6)画素電極46の6であるが、(3)を省略し、これを(5)のマスクパターンを用いて同時に加工することもある。この場合、ホトマスク数が5と少なくなるので、製造パネル数の増大、すなわちスループットの向上を実現できる。また、以上では、TFT素子部分を念頭に説明したが、端子部分が同一プロセス(なんらの付加工なし)で作成できることはいうまでもなく、その点が本発明の特徴でもある。

【0048】ここで、ホトマスク数を5として作成したTFTパネルのドレン端子部14の構造を図6に示す。図6に示すドレン端子部14の場合は、ホトマスク数が6の場合と比べると、ドレン配線20の下にゲート絶縁膜54があること、さらにゲート絶縁膜54と保護膜44の端面が一致していることである。これらは、前述したように、ホトマスクを用いたゲート絶縁膜の加工を省略し、ゲート絶縁膜と保護膜44とを同一ホトマスクで一括して加工することによっている。

【0049】次に、上述した方法によってTFT基板を作成した。なお、ITO膜42には基板温度を200℃とするp-ITO膜を用いた。ここで、比較のために、次の3種類をそれぞれ10枚ずつ作成した。

【0050】(a)でゲート電極:Cr-50wt%M合金膜/ソース電極・ドレン電極:Cr-50wt%Mo合金膜

(b)でゲート電極:Cr-50wt%Mo合金膜/ソース電極・ドレン電極:Crの膜

(c)でゲート電極:Cr膜/ソース電極・ドレン電極:Cr-50wt%Mo合金膜

上記いずれのメタル膜も実施形態2に示した基板温度200℃の条件で堆積した。また、実施形態3で述べて方法でエッチングを行なった。したがって、(a)、

(b)のゲート電極にはテーバが形成されており、

(c)ではほぼ垂直のパターン端部が形成されている。

このようなパネル作成を進める中で、(c)による構造の電極膜堆積時、枚葉スバッタ装置内で基板の反りによりと見られる搬送トラブルが発生した。そこで注意深く搬送することにより基板割れは防止することはできたが、作成には長時間を要した。これは、Cr膜の応力が高いことに起因しており、量産ではスループットの低下を引き起こすことになる。この点でも、Cr-Mo合金膜が優れていることが示されている。

【0051】次に、得られたパネルの欠陥を調べて結果を次の表4に示す。

【0052】

【表4】

構 造	ゲート線断線 パネル数	ドレーン線断線 パネル数
(a)	0	1
(b)	0	10
(c)	2	0

【0053】表4から、(a)の構造では、ドレン配線20に断線のあるパネルが1枚生じたが、これは、調査した結果CVD膜中に異物が存在した場合であって、ドレン配線20には問題がないことが明らかとなった。

(b)の構造では、全てのパネルでドレン配線の断線が発生した。この素子の断面構造を調べた結果、ゲート配線をドレン配線が乗り越える部分でドレン配線のCrが断線していることが分かった。この理由は、Cr膜に1000MPa程度の大きな応力が発生しており、その応力の向きが引っ張りであるため、段差乗り越え部で配線が切断されたものと考えられる。(c)の構造では、ゲート配線の断線の発生が2枚認められた。この原因を調べて結果、ガラス基板に微小な傷が存在し、Cr配線のエッチング時に、この部分にエッチング液が浸透し、Crが切断したものと推定される。Cr-Mo合金配線を用いたパネルでも同様な傷が存在しているが、Cr-Mo合金膜は結晶粒径がCr膜に比べて格段に大きいこと、膜の延性がCr膜に比べて大きいことが原因であって、エッチング時に断線しにくいとみられる。さらに表4から、(c)の構造では、ゲート配線にテーバが形成されていないにもかかわらず、ドレン配線に断線が発生していないことが分かる。このことから、Cr-Mo合金膜を配線に用いることにより、プロセスマージンが拡大される効果が期待できる。

【0054】次いで、断線欠陥のなかったパネル全てと欠陥のあったパネルの一部をLCD工程に移し、LCD装置を作成した。すなわち、カラーフィルタおよび共通透明電極を有する対向基板とTFTパネルにそれぞれ配向膜を形成し、その表面をラビング処理した後、ビーズを分散する。そしてシール剤を塗布した後、両者を張り

合わせ、周囲をシールする。そしてセルに切断後張り合

わせ、両者の間に液晶を封入し、封入口を封止する。続いて、端子部のガラスを切断する。そのガラス表面に偏光板を取り付ける。こうして、LCD装置を完成したあと、バックライトを設置して点灯状態を調べた。この結果、ドレン配線20にCr-Mo合金膜を用いたパネルでは、画素が欠落する点欠陥および線状欠陥は認められず、良好な状態であることが確認された。点欠陥が発生しないことは、図3および図5におけるコンタクトホールCN1（開口部60）でソース電極52と透明画素電極46とが電気的に良好な接合状態にあることを示している。

【0055】次に、パネルの端子部に駆動回路チップ22、FPC26を用いて外部信号回路を実装した後、パネルを駆動した。その結果、ドレン配線にCrを用いたものでは、表示むらが発生することが分かった。この結果を調べたところ、端子配線部でのITO/Crのコンタクトが不十分であり、この比コンタクト抵抗が高いのが原因であることが判明した。また、パネルの外周部に設けたコンタクト抵抗評価素子を用いて、表示むらが生じる臨界値を調べた結果、比コンタクト抵抗がほぼ $1 \times 10^{-9} \Omega \mu\text{m}^2$ 以下であれば、このような表示むらが発生しないことが明らかとなった。そして配線Cr-Mo合金膜を用いたときには、表示むらが全く生じなかったことはいうまでもない。

【0056】次に、パネルの評価後、高温高湿試験にパネルを移し、ここでの信頼性を評価した。この結果、配線Cr-Mo合金膜を用いたパネルでは、全く表示品質が低下しないことが実証された。

【0057】次に、端子部構造の変形例を図7に示す。図7に示す端子部の構造は、ドレン配線20とITO膜42とがほぼ全面に渡って接合されている。ただしドレン配線20の両端部は保護膜44で被覆されている。このような構造を採用することにより、たとえITO膜42の表面にまで封止樹脂を通して外部から水が浸入したとしても、ITO膜42とドレン配線22の界面にまで水が浸入するのを抑制することができる。

【0058】またCr-Mo合金膜の方がCr膜よりもコンタクト抵抗が格段に低い理由は、膜表面を光電子分光法で調べた結果、Cr-Mo合金膜表面に生成する酸化膜の厚さがCr膜表面の場合よりも薄いことおよび構造がCr膜表面とは異なるためと推定される。

【0059】以上のことから、Cr-Mo合金膜をTFTパネルの配線膜に用いることにより、工程中および信頼性試験においても高い歩留まりを実現することができ、液晶表示装置の低コスト化を促進することができる。

【0060】（実施形態6）次に、他の合金膜の適用について説明する。Cr-Mo合金膜以外の合金膜を用いるために、Cr膜に、Nb、Ta、およびWをそれぞれ5、10、20、30、50wt%添加した合金膜を作

製し、これらの合金膜の比抵抗と膜応力を測定した。合金膜の作製方法は実施形態2で述べた方法と同様である。これらの合金膜の測定結果の内、膜応力については、Nbの場合、実施形態2に示したMoの場合とほぼ同様な傾向を示した。TaおよびWの場合には、Moよりは少ない添加量、すなわち10wt%程度から応力の低下が認められた。これらのことから、いずれの元素でもCrと合金化することによって、Cr-Mo合金膜と同様な効果が得られるものと判断される。比抵抗に関しては、ここで実施したNb、TaおよびWの添加では、Cr-Mo合金膜よりも高くなってしまふことが判明した。したがって、Crとの合金膜を形成する元素として、Nb、Ta及びWは非常に有効であるが、膜応力と比抵抗の両方の結果を考慮すると、Moの添加が最も優れていると判断される。

【0061】なお、Cr-Mo合金膜のMo組成は、主として50wt%の場合について説明したが、比コンタクト抵抗を低くする場合には、Mo組成が20から80wt%の広い範囲のものをを用いることができる。ただし、Mo組成が増大するにしたがって、硝酸第2セリウムアンモニウム水溶液を用いたエッチングの速度が減少することおよびMo組成が減少するにしたがって膜応力が増大することの理由によって、30から55wt%の範囲のものをを用いることが好ましい。

【0062】

【発明の効果】以上説明したように、本発明によれば、信号伝送路を構成する要素と要素との接続部のうち一方の材料を、Nb、Mo、Ta、Wの中から選んだ少なくとも一つの元素とCrとの合金で構成するようにしたため、接合部のコンタクト抵抗を低くすることができ、歩留まりの向上に寄与することができる。

【図面の簡単な説明】

【図1】本発明の一実施形態を示す液晶表示装置のドレン端子部の断面図である。

【図2】端子接続部の断面図である。

【図3】TFT素子の断面図である。

【図4】端子配線の断面図である。

【図5】TFTパネルの画素部の平面図である。

【図6】ホトムスク数を5としたときのドレン端子の断面図である。

【図7】ドレン端子部の他の変形例を示す断面図である。

【符号の説明】

- 10 透明絶縁基板
- 12 表示領域
- 14 ドレン端子部
- 18 カラーフィルタ基板
- 20 ドレン配線
- 22 駆動回路チップ
- 24 端子配線

26 FPC

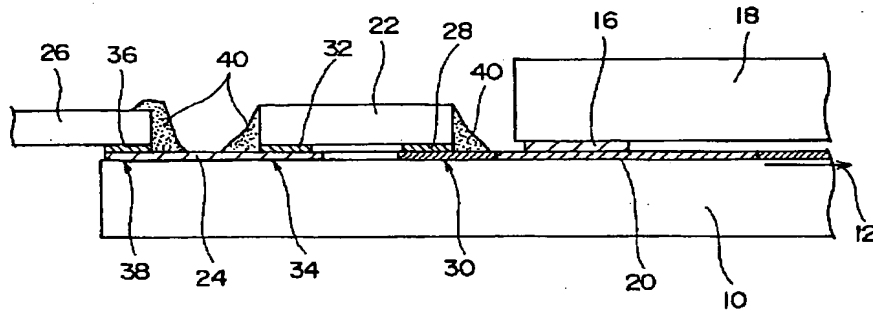
\* 30、34、38 パッド部

28、32、36 異方性導電膜

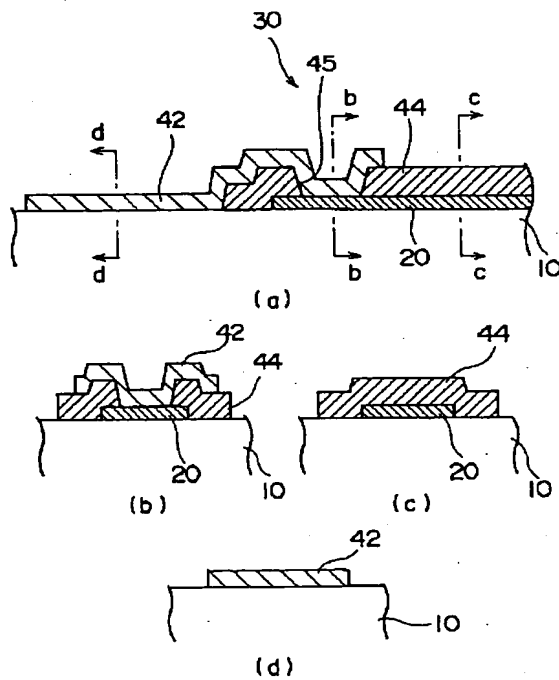
\*

【図1】

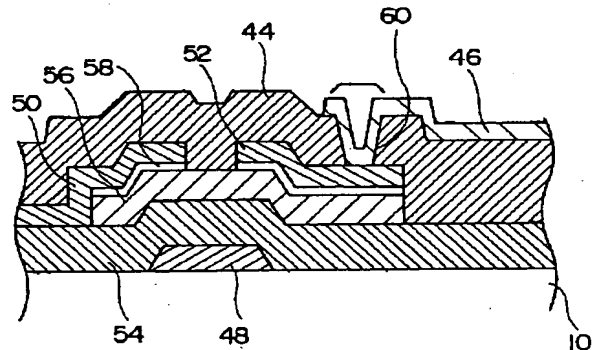
- |               |            |
|---------------|------------|
| 10: 透明絶縁基板    | 24: 端子配線   |
| 12: 表示領域      | 26: FPC    |
| 16: シール剤      | 28: 異方性導電膜 |
| 18: カラーフィルタ基板 | 30: パッド部   |
| 20: ドレン配線     | 34: パッド部   |
| 22: 駆動回路チップ   | 38: パッド部   |



【図2】



【図3】





## フロントページの続き

(72)発明者 茶原 健一

茨城県日立市大みか町七丁目1番1号 株  
式会社日立製作所日立研究所内

(72)発明者 中島 勝範

茨城県日立市大みか町七丁目1番1号 株  
式会社日立製作所日立研究所内

(72)発明者 西村 悦子

茨城県日立市大みか町七丁目1番1号 株  
式会社日立製作所日立研究所内

(72)発明者 佐藤 健史

茨城県日立市大みか町七丁目1番1号 株  
式会社日立製作所日立研究所内

(72)発明者 峯村 哲郎

茨城県日立市大みか町七丁目1番1号 株  
式会社日立製作所日立研究所内